

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **62141824 A**

(43) Date of publication of application: **25.06.87**

(51) Int. Cl.

H04B 3/04
H03F 1/32
H04B 7/005

(21) Application number: **60281220**

(22) Date of filing: **16.12.85**

(71) Applicant: **KOKUSAI DENSHIN DENWA CO
LTD <KDD>**

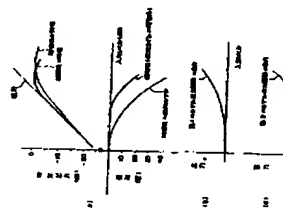
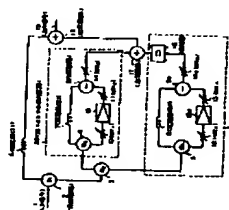
(72) Inventor: **WATANABE TATSUO**

(54) **NONLINEAR COMPENSATION SYSTEM**

(57) Abstract:

PURPOSE: To generate a reverse distortion approximating extremely a desired distortion characteristic by aligning plural distortion output circuits different in operation level in parallel to constitute a reverse distortion generating circuit.

CONSTITUTION: The reverse distortion output of the first distortion output circuit 20 has relations to the input signal level as shown by a figure (b). The second distortion output circuit 21 is set as shown in a figure (c). A variable attenuator (att.) 12 is adjusted to realize easily this setting. That is, the operating point of distortion generation in the second distortion output circuit 21 is generated behind that of the first distortion output circuit 20. The distortion output of the second distortion output circuit 21 is inputted to an adding circuit 17 through a variable phase shifter 16. The vector sum of distortion components from the first and second distortion output circuits 20 and 21 is outputted from the adding circuit 17 and is synthesized with an input signal branched from a branching circuit 2, namely, the output of a delay line (l) 6 by an adding circuit 18.



COPYRIGHT: (C)1987,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭62-141824

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和62年(1987)6月25日

H 04 B 3/04
H 03 F 1/32
H 04 B 7/005

C-8529-5K
6932-5J
8529-5K

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 非線形補償方式

⑯ 特 願 昭60-281220

⑰ 出 願 昭60(1985)12月16日

⑱ 発 明 者 渡 辺 龍 雄 東京都目黒区中目黒2丁目1番23号 国際電信電話株式会社研究所内

⑲ 出 願 人 国際電信電話株式会社 東京都新宿区西新宿2丁目3番2号

⑳ 代 理 人 弁理士 大 塚 学 外1名

明 細 書

1. 発明の名称 非線形補償方式

2. 特許請求の範囲

- (1) 入力信号を非線形素子に印加して被補償増幅器のひずみ特性の逆のひずみ特性を示す逆ひずみ出力を発生する逆ひずみ発生回路を備えて、前記入力信号の遅延出力と前記逆ひずみ出力との合成出力をとり出して前記被補償増幅器の出力におけるひずみを補償する非線形ひずみ補償方式において、前記逆ひずみ発生回路は動作レベルの異なる複数のひずみ出力回路を並列に配列して構成されたことを特徴とする非線形補償方式。

3. 発明の詳細な説明

(発明の技術分野)

本発明は、信号増幅装置における非線形特性の補償方式に係り、特に衛星通信用地球局に設置さ

れる送信機に適用して有効な増幅器の非線形補償方式に関する。

(従来技術とその問題点)

衛星通信用地球局の送信機は、その構成上、大きな送信機出力が要求される。この主な理由は、中継距離が長いこと、地球局の経済化を実現するため、1つの送信機で複数の信号を共通増幅されていることにある。特に、後者の場合、送信機を飽和点近傍で動作させると、送信機入出力の非直線特性によって、信号間の干渉が発生して有害な不要信号を発生し、電波法で規定している不要波レベルの条件を満足できなくなるほか、他の信号に有害な干渉を与える。このため、通常は送信機を最大出力の数分の1以下の出力で運用して、不要波の発生を抑えている。

ところで、送信機の非直線特性を改善する目的で、種々の方式が発案されているが、基本的には、ブリディストーション法とフィードフォワード法に大別できる。前者は電力増幅器と逆の入出力特性を有する逆発生回路を入力側に設けて総合での

入出力特性を改善する方式である。後者は、電力増幅器の出力と入力とを比較し、この差から歪成分を検出し、これを第2の電力増幅器で増幅して電力増幅器の出力側で逆相で相加することにより歪成分を相殺する方式である。

第2図は、従来のプリディストーション法の概念図である。図において、Bは入出力特性が非直線性を有する電力増幅器、Aは電力増幅器Bの入出力振幅特性と逆の入出力特性を有する歪発生器であって、歪発生器Aにより電力増幅器Bの非直線特性が相殺できる。

第3図は、前記歪発生器Aの構成例を示す。図において、1は入力信号、2、3は分岐回路、6、7は遅延線、31は増幅器またはダイオードからなる非線形素子、32は可変減衰器、9は引算回路、18は加算回路、19は出力信号である。このうち分岐回路3、遅延線7、非線形素子31、可変減衰器32と引算回路9は逆ひずみ発生回路30を構成している。

この歪発生器の動作は次のとおりである。入力

信号1は分岐回路2により2分され、1つは点線で囲まれた逆ひずみ発生回路30に入力される。この回路30で信号は再び2分され、1つは非直線特性を示す非線形素子31に入力される。この例では増幅器が用いられているが、ダイオード等の非直線素子で構成しても同じである。この非直線素子31の出力側では入力信号の増大に従って歪が増大するが、他の遅延素子7を経た逆ひずみ信号と引算されて、引算回路9の出力にはひずみ成分のみが出力される。勿論、この条件を満足するためには両ルートからの小信号動作時の信号レベルが等しく、かつ位相が逆相に設定されている必要がある。この例では、遅延線7により位相の調整がなされている。可変減衰器32はレベル調整用のものである。この調整がなされた後では引算回路9の出力には歪出力のみが出力され、加算回路18で遅延線6を経た信号に加えられる。この結果、この加算回路18の出力12は信号成分と逆ひずみ成分の合成されたものとなり、分岐回路2から加算回路18までの総合特性は、このあとに接続される主増

幅器Bと逆の入出力特性を示すことになる。

上述した従来技術においては、第2図における主増幅器Bと逆の歪特性を有する歪発生器Aの製作が重要である。しかしながら、一般に、増幅器の歪は振幅歪と位相歪から構成されているため、広い動作範囲でこの両者を同時に打消すような逆歪成分を作成することは困難である。この理由は、第3図の非線形素子31の歪発生特性が使用する素子固有のものとして定まってしまうからである。

(発明の目的と特徴)

本発明は、従来技術の欠点に鑑みなされたもので、広い動作範囲で主増幅器の非線形特性を補償し得るプリディストーション法による非線形補償方式を提供するものであり、その特徴は、従来の逆歪発生回路に動作点の異なる他の歪発生器を付加して、所要の歪特性に極めて近似する逆歪を発生させ得るようにしたことにある。

(発明の構成と作用)

以下本発明を詳細に説明する。

本発明の実施例を第1図に示す。ここで、1は

入力信号、2～5は分岐回路、7、8は遅延線で実際には位相調整機能をもっている。9、9aは引算回路、10～14、14aは可変減衰器、15、15aは非線形素子で、この例では増幅器を用いている。16は移相器、17、18はそれぞれ加算回路を示す。

次に、本実施例の動作について説明する。入力信号1は分岐回路(D₁)2により分岐され、1つは遅延線6を経て加算回路18に入力される。他の分岐出力は分岐回路3に入力され1つは分岐回路(D₂)4に入力される。この出力の1つは遅延線(7)を経て引算回路9に入力される。他の出力は可変減衰器(att₁)10を経て非線形素子(増幅器)15に入力され、その出力は可変減衰器(att₂)11を経て引算回路9に入力される。この分岐回路(D₂)4から引算回路9までの2ルートによって1つのひずみ成分出力が得られる。ここで、可変減衰器(att₁)10は増幅器15の動作点を決定するために挿入されている。すなわち、この減衰量を増大することにより入力レベルが減少し増幅器15の飽和点が入力信号1のレベルに対して相対的に変化する。

一方、可変減衰器(atts)11は小信号動作時に、遅延線(II)7を経て引算回路9の出力が零となるように調整される。この1連の調整をすることにより、引算回路9の出力は小信号動作時に零となり、入力信号1の増大により増幅器15が歪を発生すると引算回路9の出力にはひずみ出力のみが出力される。

第4図はこの状態を示したものである。横軸は入力信号レベルを示し、縦軸の上部は非線形素子15の動作点を可変減衰器(atts)10を調整して変化したときのひずみ出力、下部は位相が反転している可変減衰器(atts)11の出力レベルを示す。

なお、この場合、非線形素子15に増幅器を用いているので、増幅器の動作電圧、例えばトランジスタ増幅器のコレクター電圧を変化することにより、比較的狭い範囲であるが可変減衰器(atts)10の減衰量を変化すると同等の効果が期待できる。この引算回路9の出力は可変減衰器(atts)14、加算回路17を経て加算回路18に入力される。加算回路18では分岐回路(D:)2と遅延線(II)6を経た信号

と合成される。このとき遅延線(II)6は位相制御機能も含み、分岐回路(D:)2からの2つのルートから加算器18までの電氣的遅延量が等しくなるように設定される。従って、この加算回路18では、遅延線(II)6からの信号と加算回路17の出力からの信号のベクトル和が電力増幅器の入出力特性と逆の特性となるように合成位相が遅延線(II)6により設定される。

第5図はこの合成ベクトルの状態を示したものである。ここで、 \overline{OP} は遅延線(II)6の出力を、 $\overline{OP'}$ はこの出力とひずみ成分出力との合成ベクトルを示すが、いずれも入力信号レベル12より正規化された値を用いている。ここで、入力信号レベルを変化することにより合成ベクトルの大きさは $P_0 \sim P_1$ の曲線に沿って変化する。また、動作点を固定したままで合成時の合成位相 θ を変化すると、 P_1 点の軌跡は円となる。ひずみは振幅と位相成分で構成され、後者の位相ひずみは入力信号の増大とともに出力信号の位相が遅れる場合が殆どである。従って、引算回路9の逆ひずみ出

力の位相は、ひずみの増大とともに位相は進む。

すでに述べたように、広い動作範囲に亘りひずみを打消すためには位相特性も含めて、逆の非直線特性を発生する非直線素子を選択する必要がある。しかし、現実これを實現するのは困難である。そこで、本発明では新たに第2のひずみ出力回路20を付加し、ほぼ理想に近い逆のひずみ特性を實現する。この付加回路の動作特性は、基本的に先に述べた逆ひずみ回路のそれと全く同じで、引算回路9aの出力には増幅器15aのひずみ出力のみが出力される。この出力は可変増幅器(atts)14aを通り移相器16を経て加算回路17に入力される。

次に、この回路の動作例について説明する。いま、第1のひずみ出力回路20が通常のブリティッシュン回路に適用されている状態で、進行波管増幅器の入出力の振幅のひずみを補償したところ、位相ひずみについては補償が不充分であったとし、このときの状態を第6図(例)に示す。

このとき、第1のひずみ出力回路20の逆ひずみ

出力は入力信号レベルに対して第6図(例)の關係となっている。そこで、第2のひずみ出力回路21を第6図の(例)のように設定する。この設定は既に説明したように、可変減衰器(atts)12を調整することにより容易に實現できる。すなわち、第2ひずみ出力回路21ではひずみ発生動作点が第1のひずみ出力回路20のそれより遅れて発生する。この第2のひずみ出力回路21のひずみ出力は可変位相器16を経て加算回路17に入力される。この加算回路17では、第1のひずみ出力回路20および第2のひずみ出力回路21からのひずみ成分のベクトル和が出力され、加算回路18で分岐回路2から分岐された入力信号、すなわち遅延線(II)6の出力と合成される。

第7図は第2のひずみ出力回路21の出力信号により出力信号19の位相を制御している状態を示したものである。

まず、入力信号レベルの増大に伴い、第1のひずみ出力回路20にひずみが発生し、その結果、入出力特性は第7図の \overline{OP} から $\overline{OP'}$ のように変形さ

れる。この例では、便宜上、第1のひずみ出力回路20では入力レベルの増大に伴う位相ひずみの発生はないと仮定する。

このように設定された場合、可変減衰器(att₁₂)12は、入力信号レベルに対する出力レベルは \overline{OP}_1 の縦軸に対する投影となり、入力レベルの増大にしたがって、出力レベルは加速度的に増大する。すなわち、補償する増幅器と逆の入出力特性をもった入出力特性を実現することができる。次に、これに第2のひずみ出力が加算されたとする。今、便宜上、 P_1 の動作点で議論を進めるが、 $\overline{P} \cdot \overline{P}_1$ は第2のひずみ出力信号が \overline{OP}_1 に対して直交して合成されることを示している。従って、このときの合成信号レベルの大きさは \overline{OP}_1 から \overline{OP} に変化し、かつ、位相が θ だけ進んだことを表している。この合成時の両者の位相差は移相器16を調整することにより任意に設定でき、位相差を $0 \sim 360^\circ$ 変化したときの P の軌跡は第7図に示すように円となることは明らかである。最大位相偏移は \overline{OP}_1 と \overline{OP} が直交しているときに生じ、

また、この場合には \overline{OP}_1 の入出力振幅特性は殆ど変化しない。また合成信号のレベルと位相は合成時の位相差により変化するので、位相特性を変化しないで振幅特性のみを変化させることも可能である。

なお、今までの説明では、第1のひずみ出力回路20の第1の逆ひずみ出力の位相項は等とし議論を進めた。実際には逆の位相項があるので、第2の逆ひずみ回路21によって得られた逆位相ひずみと第1の逆位相ひずみの和が総合での逆位相ひずみとなる。

また、説明上第1のひずみ発生回路の出力に第2のひずみ発生回路の出力を加算して総合ひずみを作成した後入力信号にこの総合ひずみを加算する例をとったが、入力信号と第1のひずみ発生回路出力を加算し、その後第2のひずみ発生回路出力を加え合わせても効果は同じである。

(発明の効果)

以上詳細に説明したように、第2のひずみ出力

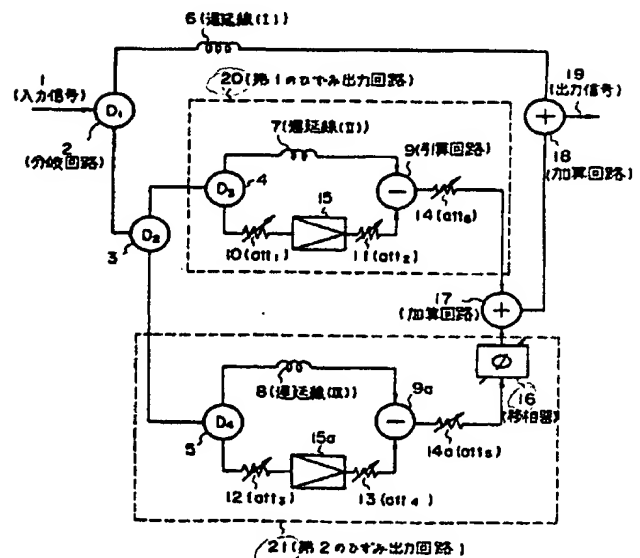
回路の動作点(可変減衰器att₁₂12の出力レベル)および出力位相を調整することにより、入出力特性は勿論、入出力位相特性をほぼ希望する特性に合致させることが可能となり、逆ひずみ発生回路として極めて有効である。

4. 図面の簡単な説明

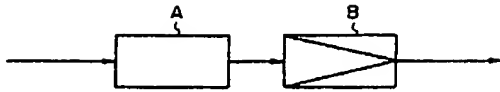
第1図は本発明の実施例を示すブロック図、第2図は従来のプリディストーション法の概念を説明するためのブロック図、第3図は第2図の回路に用いられる歪発生器の1例を示すブロック図、第4図、第5図、第6図(a)(b)(c)及び第7図は本発明の動作及び効果を説明するための特性図である。

- 1…入力信号、 2, 3, 4, 5…分岐回路、
- 6, 7, 8…遅延線、 9…引算回路、
- 10, 11, 12, 13, 14, 14a, 32…可変減衰器、
- 15, 15a, 31…非線形素子、 16…移相器、
- 17, 18…加算回路、 19…出力信号、
- 20…第1のひずみ出力回路、 21…第2のひずみ出力回路、 30…逆ひずみ発生回路。

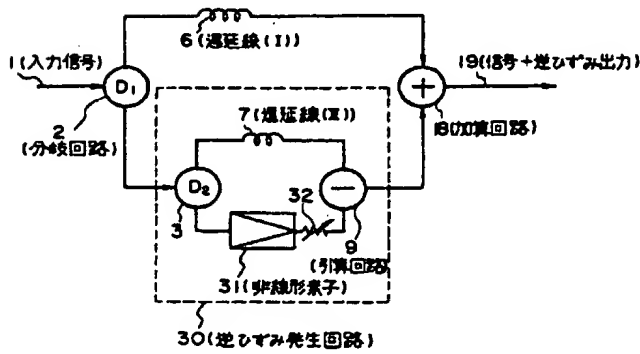
第1図



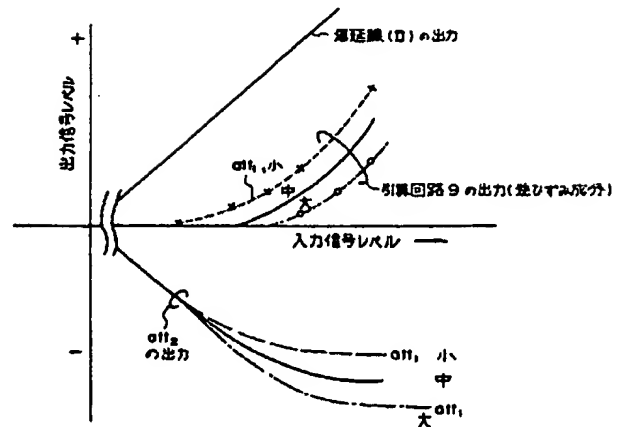
第2図



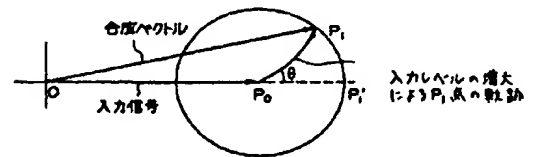
第3図



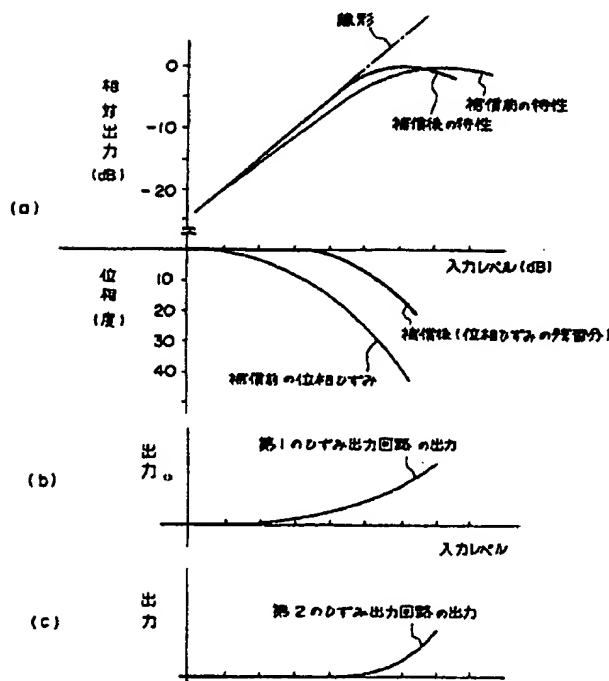
第4図



第5図



第6図



第7図

